

チップ形積層セラミックバリスタ

チップ形積層セラミックバリスタは酸化亜鉛 (ZnO) を主成分とする非直線抵抗素子で、サージやノイズ等の異常電圧吸収素子として開発された新しいタイプのバリスタです。

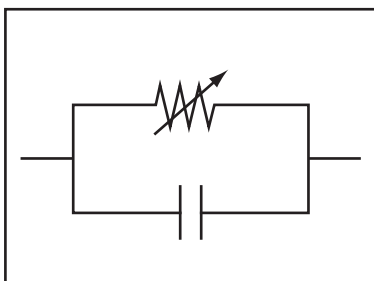
従来のバリスタと異なり、サージ電流耐量及び非直線係数が非常に大きく、ある臨界電圧以下では抵抗が非常に高くほとんど電流が流れません。その臨界電圧を超えると急激に抵抗値が低下し大電流を流します。

このような特性から異常電圧の吸収、雷サージの吸収等、電子・電気機器の保護措置として大きな効果を発揮致します。

特長と用途

シリーズ (掲載ページ)	特 長	用 途
LVS (P2)	高速信号のESD対策用チップ形積層セラミックバリスタ 表面実装用 静電容量が低いため、高速データラインに使用しても、信号波形の減衰を起こしません。 信頼性の高いめっき端子 (Ni+Sn) 採用により、はんだ付け性が優れています。	USB2.0などの高速信号ラインのESD対策。 その他、高速データライン、高周波アプリケーションの静電気サージ対策。
AVS (P3)	ESD 対策用チップ形積層セラミックバリスタ 表面実装用 1005サイズ~2125サイズと小型で、高サージ耐量を実現。 低 ESR 化によりパルスに対する応答速度が速く、静電気サージ対策に最適。 信頼性の高いめっき端子電極 (Ni+Sn) 採用により、はんだ付け性が優れています。	ノートパソコン、携帯電話などの静電気サージからの保護。 各種半導体素子の過電圧からの保護。
CVG (P4~P5)	一般用チップ形積層セラミックバリスタ 表面実装用 小型で高サージ耐量を実現。 電圧非直線係数が大きく制限電圧が低い。 パルスに対する応答性が早い。	各種半導体素子の過電圧からの保護。 各種機器の誘導雷サージからの保護。 リレー、ホーン、モータ等の開閉サージや静電気サージの吸収。
CVA (P6)	高エネルギー耐量チップ形積層セラミックバリスタ 表面実装用 DC12V 自動車用回路への使用に適しています。 JASO 過渡電圧試験 (A種A-1) に対応 (90サイズ)	各種半導体素子の過電圧からの保護。 自動車用電子機器のサージからの保護。 リレー、ホーン、モータ等の開閉サージや静電気サージの吸収。
CVH (P7)	アクロスザライン用チップ形積層セラミックバリスタ 表面実装用 高電圧のバリスタ組成の開発により、従来の積層チップバリスタでは困難だった、AC100Vrms、AC200Vrms の電源回路への適用を可能にしています。	各種半導体素子の過電圧からの保護。 各種機器の誘導雷サージからの保護。 リレー、ホーン、モータ等の開閉サージや静電気サージの吸収。

等価回路



静電気吸収波形例 IEC61000-4-2
(人体モデル 150pF 330) LEVEL4 (8kV)

